

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-022457

(43)Date of publication of application : 30.01.1987

(51)Int.Cl.

H01L 21/88

(21)Application number : 60-162214

(71)Applicant : NEC CORP

(22)Date of filing : 22.07.1985

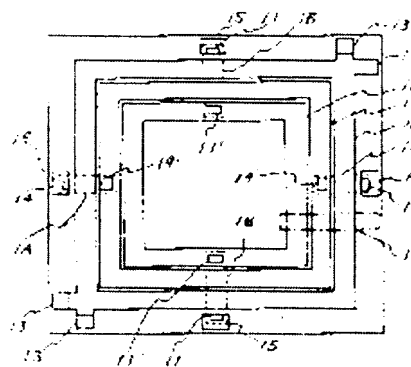
(72)Inventor : KOBAYASHI MASA HARU

## (54) INTEGRATED CIRCUIT DEVICE

### (57)Abstract:

**PURPOSE:** To provide an integrated circuit device which has a high yield on manufacturing or a high reliability, without expanding intervals between each power source wiring, by arraying at least three kinds of the power source wirings which are arrayed being neighbored with each other in the same wiring layer, in the potential order of the power source wirings.

**CONSTITUTION:** The top potential VCC is supplied to the outermost VCC power source wiring 16 from the power source pad 13. The middle potential GND is supplied from the GND power source pad 14 through the contact 19, inter-layer wiring 1A for connecting the GND power source, and contact 19' to the GND power source wiring 17 which is arrayed being neighbored to the VCC power source wiring 16. The bottom potential VEE is supplied from the VEE power source pad 15 through the contact 11, inter-layer wiring 1B for connecting the VEE power source, and contact 11' to the VEE power source wiring 18 which is arrayed being neighbored to the GND power source wiring 17. In the peripheral region, a TTL, ECL circuit 12 is arrayed. The interval between the VCC power source wiring 16 and the GND power source wiring 17 and the interval between the GND power source wiring 17 and the VEE power source wiring 18 are equalized.



## LEGAL STATUS

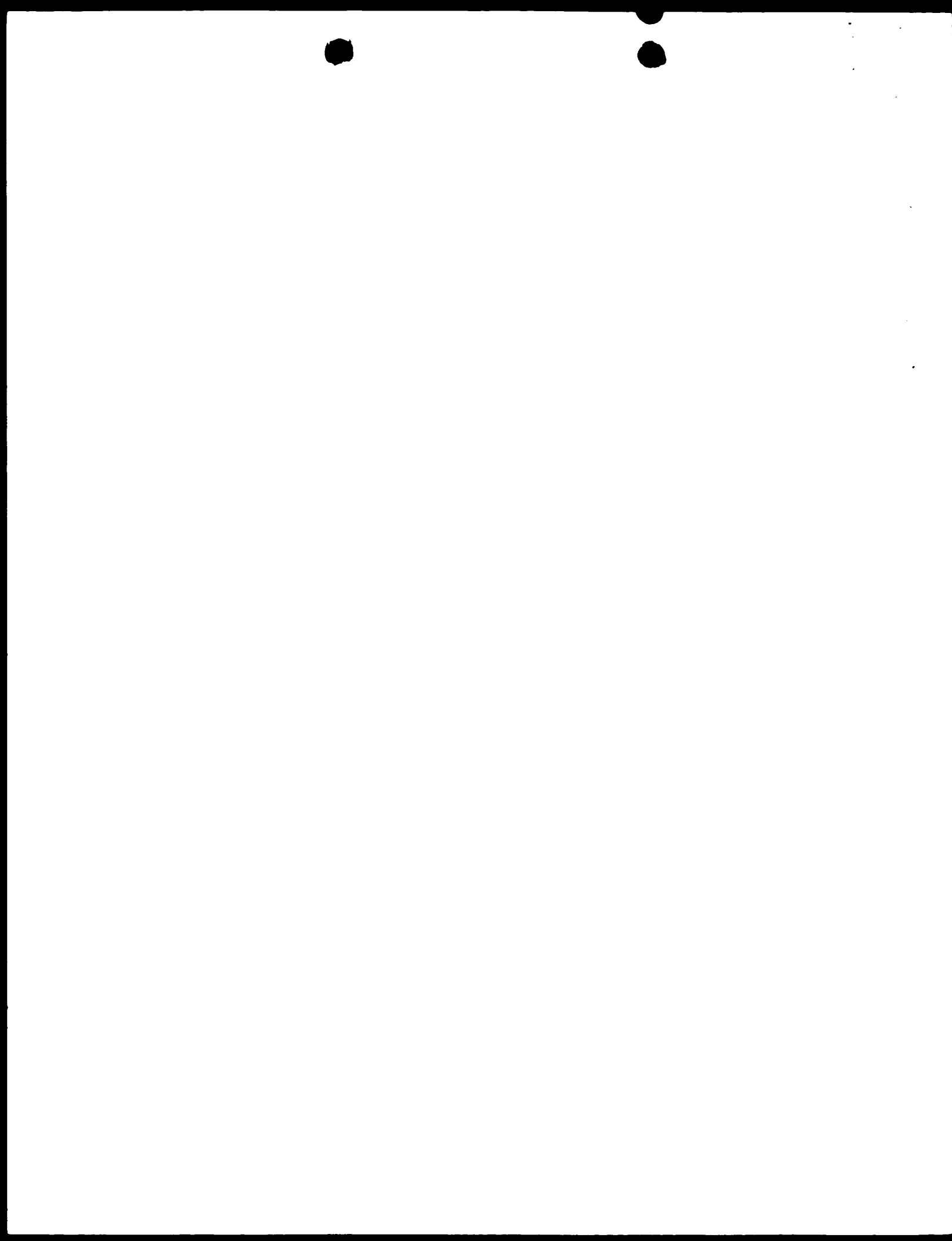
[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]



## ⑫ 公開特許公報 (A)

昭62-22457

⑪ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)1月30日

H 01 L 21/88

6708-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 集積回路装置

⑮ 特 願 昭60-162214

⑯ 出 願 昭60(1985)7月22日

⑰ 発 明 者 小 林 正 治 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲ 代 理 人 弁理士 内 原 晋

## 明 細 書

## 発明の名称

集積回路装置

## 特許請求の範囲

最高電位を供給する第1の電源配線と、最低電位を供給する第2の電源配線と、中間電位を供給する第3の電源配線との少なくとも3種類の電源配線を同一配線層に互いに隣接して配置する集積回路装置において、前記第3の電源配線を中間に配置することを特徴とする集積回路装置。

## 発明の詳細な説明

〔産業上の利用分野〕

本発明は集積回路装置に関し、特に少なくとも3種類の電源配線を同一配線層に配置する集積回路装置に関する。

〔従来の技術〕

従来、この種の集積回路装置は、第2図に示す

ように、最高電位を供給する第1の電源配線として  $V_{cc}$  (+5V) 電源配線26と、最低電位を供給する第2の電源配線として  $V_{ee}$  (-5V) 電源配線28と、中間電位を供給する第3の電源配線として GND 電源配線27とを、同一配線層に外側から順次配置している。

最高電位  $V_{cc}$  は  $V_{cc}$  電源パッド23を経て  $V_{cc}$  電源配線26に供給されている。

中間電位 GND は GND 電源パッド24からコンタクト29、GND 電源接続用異層配線2A、コンタクト29'を経て、GND 電源配線27に供給されている。

最低電位  $V_{ee}$  は  $V_{ee}$  電源パッド25からコンタクト21、 $V_{ee}$  電源接続用異層配線2B、コンタクト21'を経て、 $V_{ee}$  電源配線28に供給されている。

外周領域には、TTL、ECL回路22が配置されている。ただし、第2図では、図が複雑になるのを避けるため、TTL、ECL回路22は1個のみ示し、本発明に直接関わりのない内部回路、

内部電源配線並びに入出力信号用に使用される接続用のパッドは省略してあり、同様に、外周領域に沿って配置されている。

$V_{cc}$ 電源は+5V、 $V_{ee}$ 電源は-5V、GND電源は0Vであるから、 $V_{cc}$ ・GND間、GND・ $V_{ee}$ 間の電位差はそれぞれ5V、 $V_{cc}$ ・ $V_{ee}$ 間の電位差は10Vになる。

第2図において、 $V_{cc}$ 電源配線26と $V_{ee}$ 電源配線28との電源配線間間隔は、電界強度を一定強度以下にするために、GND電源配線27と $V_{ee}$ 電源配線28との電源配線間間隔の2倍に拡げている。

電源配線間の電界強度が一定強度以上になった場合は、次のような問題が発生する。

すなわち、各電源配線に直流電流が流れるとエレクトロマイグレーション効果により、各電源配線を構成している金属原子が移動する。金属原子が移動する際の移動方向は通常電子の移動する方向であるが、電界強度の大きい箇所においては電界の方向に移動することがある。電界の方向に移

動した金属原子により電源配線間間隔が狭められると、間隔の狭くなった箇所では電界強度がさらに大きくなり、電界の方向に金属原子の移動が進んでいく。

このように電界の方向に金属原子が移動していくと、ついには電源配線間の短絡に至るという問題がある。

〔発明が解決しようとする問題点〕

上述した従来の集積回路装置は、電界強度を一定強度以下にするために、電源配線間間隔を拡げているので、集積回路装置が大型化し、製造時における歩留りの低下を起こすという第1の欠点がある。

また、最高電位を供給する $V_{cc}$ 電源配線と、最低電位を供給する $V_{ee}$ 電源配線との電源配線間間隔を、他の電源配線間間隔にそろえる設計を行い、電源配線間の電界強度が一定強度以上になった場合には、エレクトロマイグレーション効果により電源配線間の短絡が発生し、信頼性を低下させるという第2の欠点がある。

本発明の目的は、各電源配線間間隔を拡げることなく、製造時における高い歩留りが得られるか、または高い信頼性の得られる集積回路装置を提供することにある。

〔問題点を解決するための手段〕

本発明の集積回路装置は、最高電位を供給する第1の電源配線と、最低電位を供給する第2の電源配線と、中間電位を供給する第3の電源配線との少なくとも3種類の電源配線を同一配線層に互いに隣接して配置する集積回路装置において、前記第3の電源配線を中間に配置するように構成される。

〔実施例〕

次に本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例の平面図である。

第1図に示すように、最高電位 $V_{cc}$ は $V_{cc}$ 電源パッド13から一番外側の $V_{cc}$ 電源配線16に供給される。

中間電位GNDはGND電源パッド14からコ

ンタクト19、GND電源接続用異層配線1A、コンタクト19'を経て、 $V_{cc}$ 電源配線16に隣接配置されるGND電源配線17に供給される。

最低電位 $V_{ee}$ は $V_{ee}$ 電源パッド15からコンタクト11、 $V_{ee}$ 電源接続用異層配線1B、コンタクト11'を経て、GND電源配線17に隣接配置される $V_{ee}$ 電源配線18に供給される。

外周領域には、TTL、ECL回路12が配置される。ただし、第1図では、図が複雑になるのを避けるためTTL、ECL回路12は1個のみ示し、また、本発明と直接関わりのない内部回路、内部電源配線並びに入出力信号用に使用される接続用パッドは省略してあり、外周領域に沿って配置される。

ここで、3種類の外部供給電源電圧がそれぞれ $V_{cc}=+5V$ 、 $GND=0V$ 、 $V_{ee}=-5V$ であるとき、 $V_{cc}$ ・GND間の電位差とGND・ $V_{ee}$ 間の電位差はともに5Vになる。

第1図において、 $V_{cc}$ 電源配線16とGND電源配線17との電源配線間間隔と、GND電源配

線17と $V_{EE}$ 電源配線18との電源配線間間隔とは等しい。

しかしながら、 $V_{CC}$ ・ $GND$ 間および $GND$ ・ $V_{EE}$ 間の電位差がともに5Vであるから、これらの電源配線間間隔における電界強度は一定強度以下になり、エレクトロマイグレーション効果の影響を受けることはない。

なお、本実施例では3種類の電源を使用する場合で説明したが、4種類以上の外部供給電源を使用する場合、例えば前述した3種類の電源+5V、0V、-5Vに加え、エミッタフォロワ終端電源-2Vを外部供給する集積回路装置においては、外部供給電源配線の配置順を+5V、0V、-2V、-5Vの順に布設することにより、同様の性能が得られる。

〔発明の効果〕

以上説明したように本発明の集積回路装置は、同一配線層に互いに隣接配置する少くとも3種類の電源配線を、それらの電源配線が供給する電源電位順に配置することにより、電源配線間間隔を

狭くして集積回路装置を小形化できるか、または電源配線領域を同一にしたときは、電源配線幅を太くして電流密度を減少し、エレクトロマイグレーション効果の低減による電源配線の長寿命化を計ることができるので、製品歩留りを向上するかまたは信頼性を向上できるという効果がある。

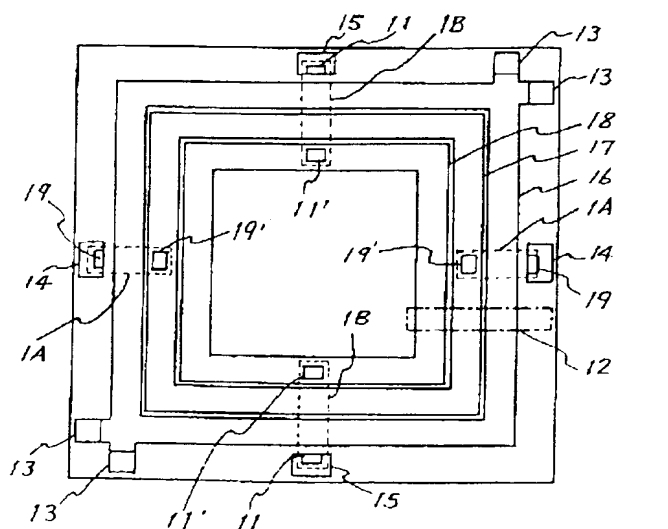
図面の簡単な説明

第1図は本発明の一実施例の平面図、第2図は従来の集積回路装置の一例の平面図である。

12…TTL、ECL回路、13… $V_{CC}$ 電源パッド、14… $GND$ 電源パッド、15… $V_{EE}$ 電源パッド、16… $V_{CC}$ 電源配線、17… $GND$ 電源配線、18… $V_{EE}$ 電源配線、1A… $GND$ 電源接続用異層配線、1B… $V_{EE}$ 電源接続用異層配線、

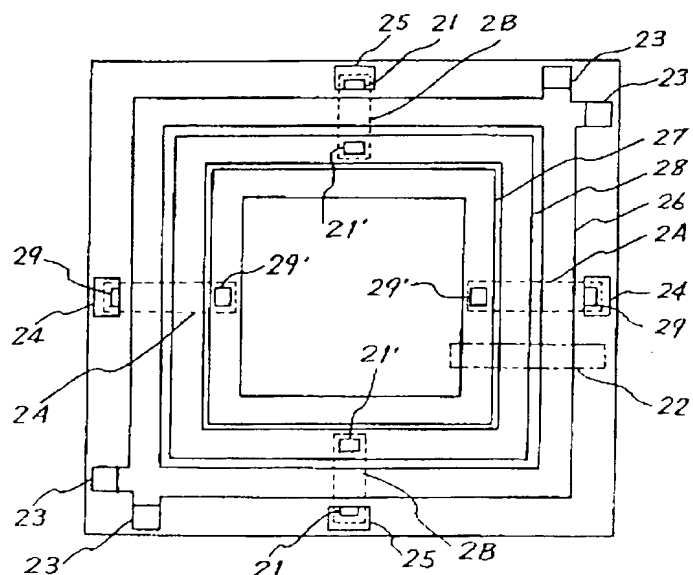
代理人 弁理士 内 原 晋

第 1 図



- 12: TTL, ECL回路 13:  $V_{CC}$ 電源パッド  
14:  $GND$ 電源パッド 15:  $V_{EE}$ 電源パッド  
16:  $V_{CC}$ 電源配線 17:  $GND$ 電源配線  
18:  $V_{EE}$ 電源配線 1A:  $GND$ 電源接続用異層配線  
1B:  $V_{EE}$ 電源接続用異層配線

第 2 図



- 26:  $V_{CC}$ 電源配線 27:  $GND$ 電源配線  
28:  $V_{EE}$ 電源配線

